

---

# QF08L18

# QF08L003

---

内置高精度振荡、12 位 ADC 、4 个定时器、2 路 UART、1 路 I2C、1 路 SPI、16K Flash 存储器、低失调 OPA 和 256B 可编程 E2PROM 的 8 位 MCU

---

## 主要特点

- 8 位单周期 8051 内核 CPU
  - 兼容 MCS51 指令集。
  - 双 DPTR，增加软件陷阱指令。
- 片上存储器
  - 16K+64 字节 FLASH，数据保持时间大于 10 年，写周期>1000 次。
  - 256 字节 EEPROM，数据保持时间大于 10 年，写周期>10000 次。
  - 1024 字节 SRAM：256 字节 SRAM，768 字节 XRAM，其中 256 字节 SRAM 可作为程序缓存 (Cache)。
  - 支持在系统编程 (ISP)，仅需 4 个管脚 (包括 VDD 和 VSS 在内)。
  - 支持 FLASH/EEPROM 的单字节写操作。
  - 支持 FLASH 分页加密，每 512 字节单独读写可控。
  - 支持 256 字节程序 Cache，两路组关联，块大小 16 字节，可锁定特定程序到 Cache。
- 电源和复位
  - 工作电压：VDD=1.8V~5.5V。
  - 内置上电复位电路 (POR)。
  - 内置低压复位电路 (LVR)，8 个复位点可选：1.8V、2.0V、2.5V、2.6V、2.8V、3.0V、3.5V、4.0V。
  - 内置低压检测电路 (LVD)，8 个检测点可选：2.2V、2.4V、2.5V、2.7V、2.9V、3.1V、3.65V、4.5V。
- 时钟系统
  - 内置 32KHz 低频 RCL。
  - 内置 16MHz 高精度 RCH，精度  $\pm 1.5%$  @V<sub>DD</sub>=2.0~5.5V，T<sub>A</sub>=-10~50°C。
  - 支持外部输入外部高频振荡 4~16MHz，或者外部低频振荡 32.768KHz，两者复用同一组管脚，由信息区配置，默认为 32.768KHz 振荡。
  - 系统时钟分频：16/8/4/2/1/0.5/0.25MHz。
  - CPU 最高主频为 16MHz，Flash 访问时钟周期数根据时钟频率和电压配置。
- 输入/输出
  - 最大支持 18 个 IO(TSSOP20 封装)或者 22 个 I/O(SSOP24 封装)。
  - 每个 IO 都可设置成 4 种模式：悬空输入/上拉输入/推挽输出/开漏输出。
  - I/O 驱动能力和斜率可调节。
  - P0/P1/P2 均具有键盘中断唤醒功能。中断极性可设。
  - 4 路外部中断输入，覆盖所有引脚，中断极性可设。
- 串行通信口
  - 2 路 UART 通讯口，可配置高精度波特率及同步工作模式。

- 1 路 I2C，支持 100Kbps 和 400Kbps 传输速率。支持 Stop 模式下的地址匹配和系统唤醒。
  - 1 路 SPI 通讯口，最高支持 8M 数据传输速率 @MCLK=16MHz。
  - 定时器
    - 2 个 16 位定时器 (T0、T1)，兼容传统 MCS51 功能。且 T0 支持方波输出，T1 支持 PWM 输出。
    - 1 个带捕获功能的 16 位定时器 T2，支持 4 路捕获通道，支持 1 对互补 PWM 波输出，占空比可以任意配置。
    - 1 个高级控制定时器(ATimer, T3)：16 位精度，支持 4 路捕获通道，4 对互补 PWM 输出，支持死区控制。
    - 1 个 8 位 WT 定时器，可产生四种频率蜂鸣信号：8K/4K/2K/1KHz，支持定时自动唤醒系统。
    - 内置独立看门狗(IWDT)和窗口看门狗(WWDT)。
  - 模拟
    - 2 路轨到轨的模拟比较器 (ACMP)，内置 16 级电阻分压参考电平，内置基准电压可被选为电阻分压源。
    - 内置 14 通道的 12 位精度 ADC，支持内部 OPA 输出，VBG 电压和 VTS 采样，支持外部 10 路外部信号采样。最高采样频率 1Mbps@4.5V，支持外部引脚触、定时器触发等多种工作模式。
    - 内置 10 位精度 DAC。
    - 内置 2 个轨到轨的运算放大器 OPA，内置调零功能，支持多种工作模式：固定放大模式 (25/50 倍)，自定义放大模式。
    - 内置温度传感器(VTS)，精度 4mV/°C。
  - 工作模式
    - 正常工作模式。
    - 休眠 (Sleep) 模式。
    - 停机 (Stop) 模式。
- 封装形式：SSOP24(QF08L18)，  
TSSOP20(QF08L003)

## 目录

1. 产品描述 .....	4
2. 引脚描述 .....	6
2.1 引脚封装 .....	6
2.2 引脚复用 .....	7
2.3 引脚功能 .....	9
3 封装尺寸 .....	12
4. 电气特性 .....	15
4.1 绝对最大值 .....	15
4.2 推荐工作条件 .....	16
4.3 直流电气特性 .....	16
5 历史版本 .....	20

## 1. 产品描述

QF08L18 是一款集成前端模拟信号处理的增强型 8 位 8051 内核微控制器(1T 工作模式), 指令集与标准的 80C51 完全兼容, 整体框图如图 1 所示。

QF08L18 内置 16K 的 Flash, 用于存储程序代码(APROM), 256 字节 E2PROM, 用户保存用户特定配置信息, 这两个区域支持在应用编程(IAP)功能, 即用户可在程序中配置程序区和 E2PROM 区。APROM 区还可划出 2K 区域, 作为引导代码区域(LDROM), 该区域一旦划定以后, 和 APROM 区域均具有独立的地址空间、中断向量表, 任何时刻 CPU 只能工作在一个区域, 但可以通过 IAP 相互读写, LDROM 区通常存放用于系统编程(ISP)的引导代码(Boot Code), 串口通常作为 ISP 编程的通讯接口。为了方便烧录和校验, 整个 Flash 区域支持两线 ICP 烧录(在电路烧录), 并和调试接口复用。可通过加密位对 Flash 加密, 保障代码的安全。此外, QF08L18 还内置 256 字节 SRAM、768 字节 XRAM 及 256 字节 E2PROM, 最多可达 22 个标准管脚, 调试时钟引脚与 Reset 复用, 调试与下载程序只需占用 2 个引脚。

QF08L18 提供了丰富的功能模块, 包括:两个标准 16 位定时器 T0/T1, 兼容传统 MCS51 功能, T0 支持方波输出, T1 支持 PWM 输出。一个带有 4 路捕获功能和 1 对互补 PPG 输出功能的 16 位定时器 T2, 支持死区控制。一个高级定时器 ATimer(Advanced Timer, T3), 支持 4 通道捕获功能, 4 对互补 PWM 输出, 支持死区控制和其它模块的灵活同步。一个独立看门口(IWDT)和一个窗式看门狗(WWDT)。1 个 8 位 WT 定时器, 可产生 8K/4K/2K/1KHz 四种频率蜂鸣信号, 支持系统的低功耗自动唤醒。两个标准串行口(UART), 支持波特率的灵活配置和同步工作模式。2 个内置低失调运算放大器 OPA, 支持 25/50 倍固定放大和用户的自定义放大。一个 SPI, 一个 I2C, 一个 14 通道的 12 位 ADC 和一个 DAC。支持 4 路外部中断和键盘(KBI)中断, 全引脚覆盖。

QF08L18 支持 3 组时钟源输入, 最高工作频率 16MHz, 所有时钟源支持软件切换立即生效(on-the-fly)。3 组时钟源包括: 外部晶振(支持高低晶振), 32KHz 内部 RCL 振荡时钟和精度为+/-1%的 16MHz 内部高频时钟。QF08L18 提供多个电源检测模块, 支持上电复位、低压复位、低压检测, 以及专门的低功耗低压检测模块, 用于停机(Stop)模式下, 电源电压的检测。

QF08L18 可运行在三种工作模式: 正常工作模式、休眠(Sleep)模式和停机(STOP)模式。正常工作模式时, 可以通过调节工作频率、关闭空闲模块等方式减少系统功耗。休眠(Sleep)模式时, 芯片主时钟关闭, 处理器停止运行但部分功能模块仍能够正常工作。停机(STOP)模式下芯片全部时钟关闭确保芯片功耗达到最低。高效率、丰富的功能模块使 QF08L18 可以灵活用于各种家电产品、无线充、马达控制等应用场合。

QF08L18 内部框图如下:

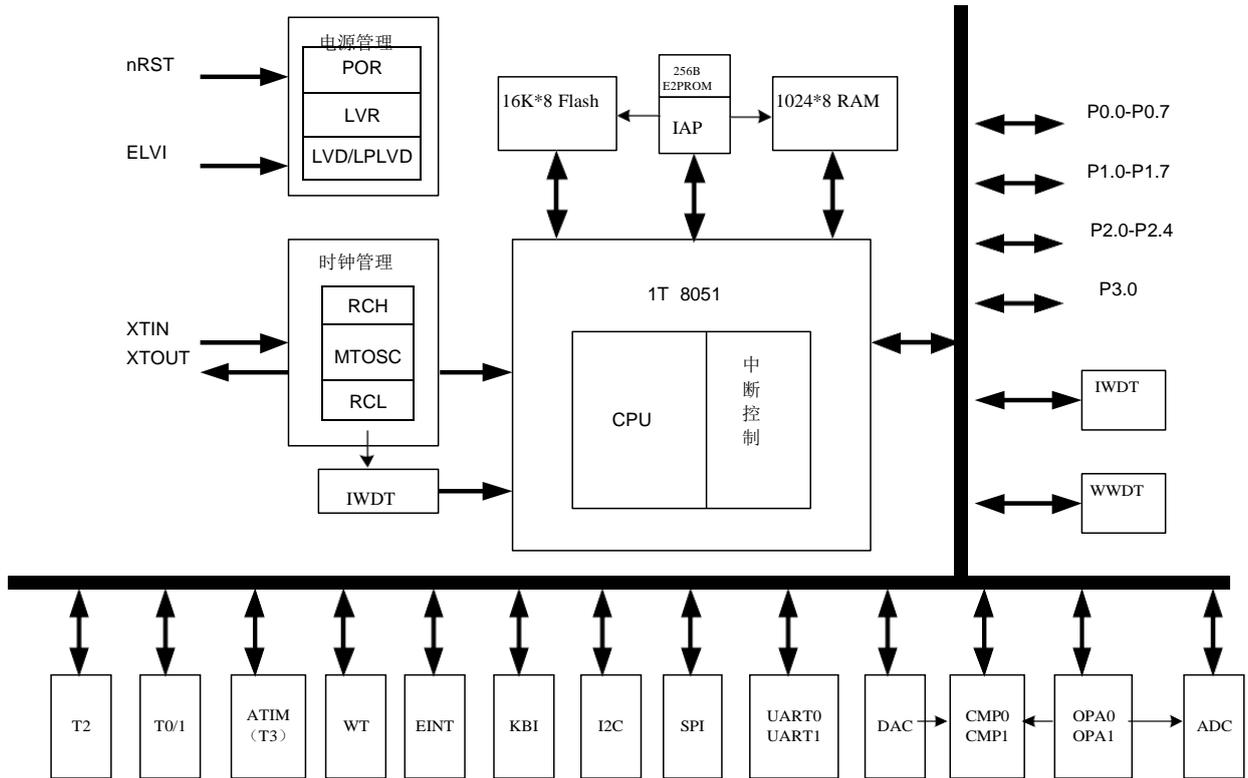


图 1 QF08L18 内部框图

## 2. 引脚描述

### 2.1 引脚封装

#### TSSOP20 封装

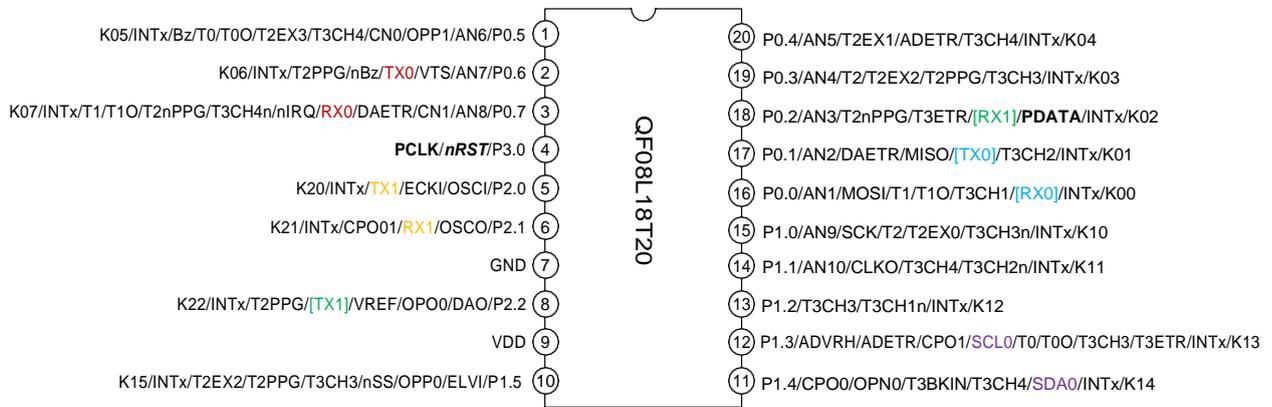


图 2 QF08L003

#### SSOP24 封装

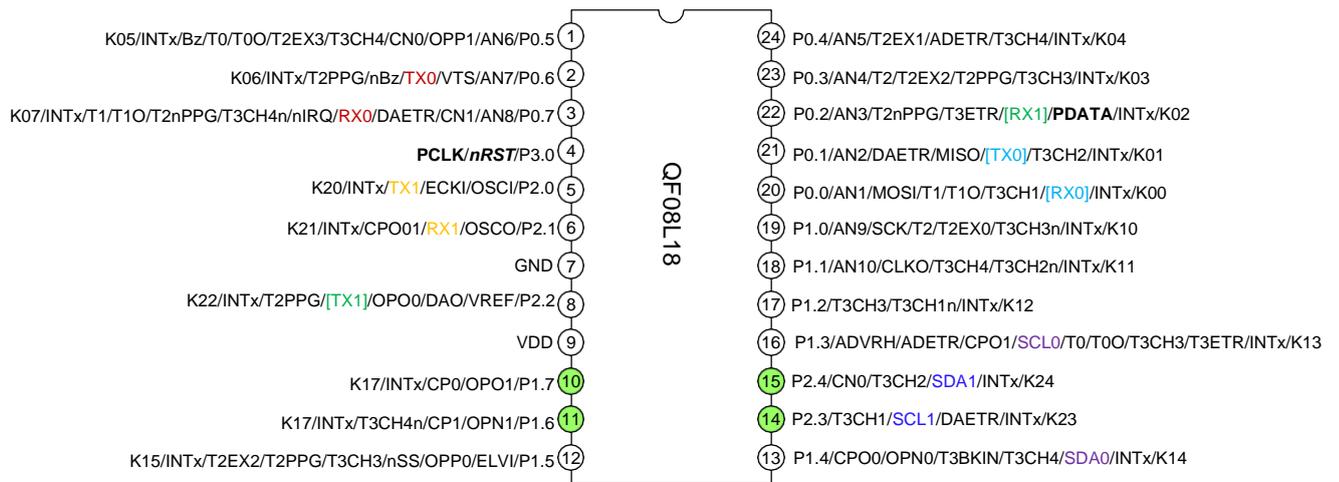


图 3 QF08L18

## QFN20 封装

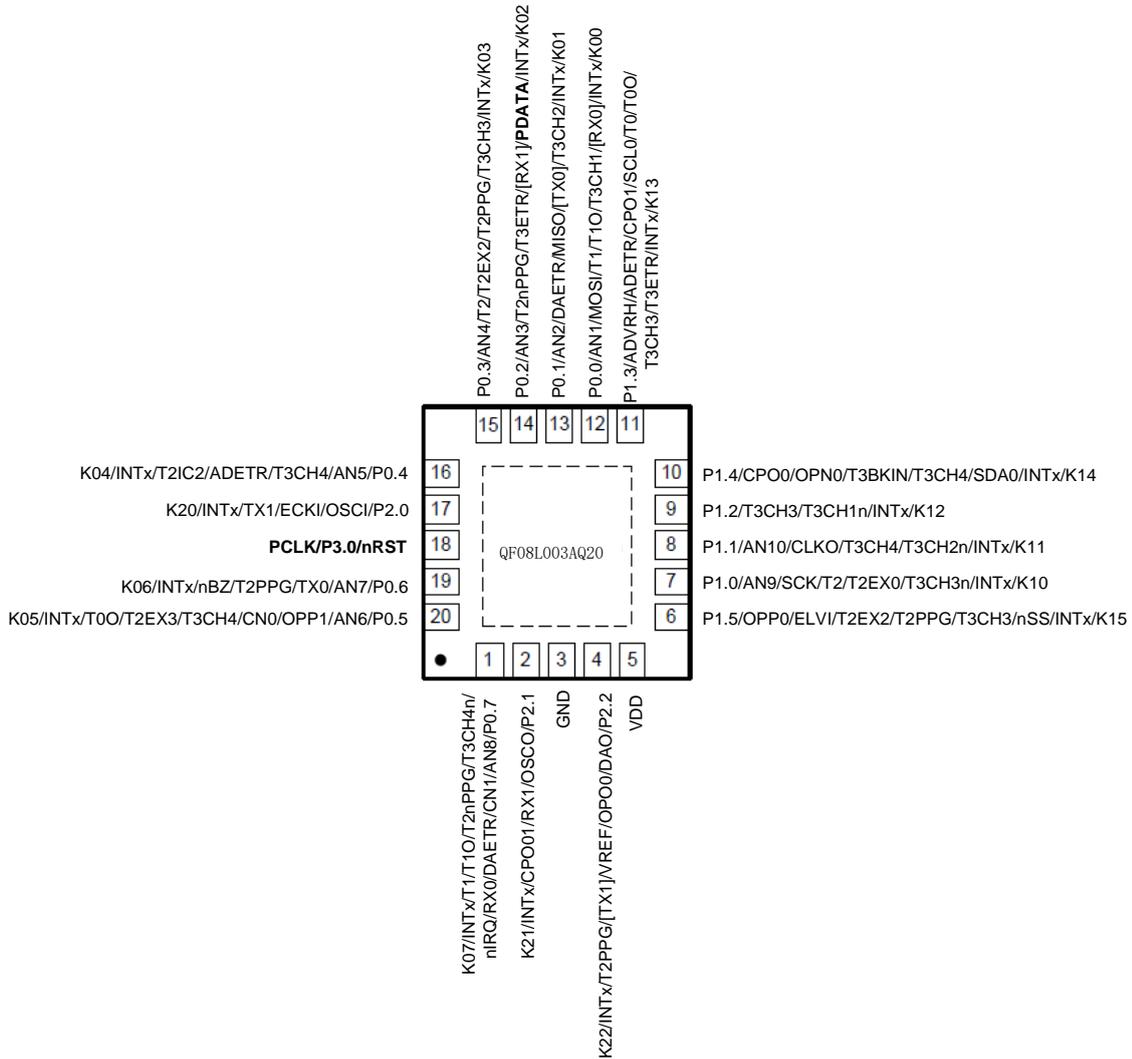


图 4 QF08L003AQ20

## 2.2 引脚复用

表 1 引脚复用

I/O	驱动能力 <sup>注1</sup> (3.3V)		系统	定时器 0/1/2 /WT	高级 定时器 (T3)	键盘 中断	通信接 口	外部中断	OPA	比较器	ADC /DAC
	DS=0	DS=1									
P0.0	2mA	16mA	--	T1/T10	T3CH1	KI00	MOSI /RX0	INT0/INT1 /INT3	--	--	AD1
P0.1	2mA	16mA	--	--	T3CH2	KI01	MISO /TX0	INT0/INT1 /INT3	--	--	AD2/ DAETR
P0.2	2mA	8mA	PDATA	T2nPPG	T3ETR	KI02	[RX1]	INT0/INT1 /INT3	--	--	AD3
P0.3	2mA	16mA	--	T2/T2EX2 /T2PPG	T3CH3	KI03	--	INT0/INT1 /INT3	--	--	AD4

P0.4	2mA	8mA	--	T2EX1	T3CH4	KI04	--	INT0/INT1 /INT3	--	--	AD5/ ADET
P0.5	2mA	8mA	--	T0/T0O/T2EX3 /BZ	T3CH4	KI05	--	INT0/INT1 /INT3	OPP1	CPN0	AD6
P0.6	2mA	8mA	VTS	T2PPG/nBUZ	--	KI06	[TX0]	INT0/INT1 /INT3	--	--	AD7
P0.7	2mA	8mA	--	T1/T1O/ T2nPPG/nIRQ	T3CH4n	KI07	[RX0]	INT0/INT1 /INT3	--	CPN1	AD8/ DAET
P1.0	2mA	16mA	--	T2/T2EX0	T3CH3n	KI10	SCK	INT1/INT3	--	--	AD9
P1.1	2mA	16mA	CLKO	--	T3CH4/ T3CH2n	KI11	--	INT1/INT3	--	--	AD10
P1.2	2mA	16mA	--	--	T3CH3/ T3CH1n	KI12	--	INT1/INT3	--	--	--
P1.3	2mA	8mA	ADVR H	T0/T0O	T3CH3 /T3ETR	KI13	SCL0	INT1/INT3	--	CPO1	ADETR
P1.4	2mA	8mA	--	--	T3CH4 /T3BKIN	KI14	SDA0	INT1/INT3	OPN0	CPO0	--
P1.5	2mA	16mA	ELVI	T2EX2/T2PPG	T3CH3	KI15	NSS	INT1/INT3	OPP0	--	--
P1.6	2mA	8mA	--	--	T3CH4n	KI16	--	INT1/INT3	OPN1	CPP1	--
P1.7	2mA	8mA	--	--	--	KI17	--	INT1/INT3	OPO1	CPP0	--
P2.0	2mA	8mA	OSCI/ ECKI	--	--	KI20	TX1	INT1/INT2/ INT3	--	--	--
P2.1	2mA	8mA	OSCO	--	--	KI21	RX1	INT1/INT2/ INT3	--	CPO0/ CPO1	--
P2.2	2mA	8mA	VREF	T2PPG	--	KI22	[TX1]	INT1/INT2/ INT3	OPO0	--	DACO
P2.3	2mA	8mA	--	--	T3CH1	KI23	SCL1	INT1/INT2/ INT3	--	--	DAETR
P2.4	2mA	8mA	--	--	T3CH2	KI24	SDA1	INT1/INT2/ INT3	--	CPN0	--
P3.0	2mA	8mA	RST/ PCLK	--	--	--	--	--	--	--	--
VDD	--	--	VDD	--	--	--	--	--	--	--	--
VSS	--	--	VSS	--	--	--	--	--	--	--	--

- 注：1. 该驱动能力以 3.3V 标准设计，5V 电压下可以达到更高的驱动能力，实际驱动能力请参考电气特性。  
 2. 所有 I/O 的驱动能力都可以调节，请寄存器 GPIODS0~GPIODS3 的描述。  
 3. 所有 I/O 的跳转 Rate 均可以按组设置，当使能 SlowRate 以后，可以减少 PAD 干扰，请参见 GPIOSR 寄存器描述。

## 2.3 引脚功能

表 2 引脚功能描述

I/O	管脚属性	管脚描述	引脚位置
<b>端口</b>			
P0.0-P0.7	I/O	8 位双向 I/O 口，可位操作	P0.0~P0.7
P1.0-P1.7	I/O	8 位双向 I/O 口，可位操作	P1.0~P1.7
P2.0-P2.4	I/O	5 位双向 I/O 口，可位操作	P2.0~P2.4
P3.0	I/O	1 位双向 I/O 口，可位操作	P3.0
<b>烧录</b>			
[PCLK]	I	编程时钟输入脚，与复位引脚复用	P3.0
[PDATA]	I/O	编程数据输入输出脚	P0.2
<b>系统</b>			
nRST	I	外部复位脚，低电平有效	P3.0
CLKO	O	时钟输出	P1.1
INT0	I	外部中断 0	P0.0~P0.7
INT1	I	外部中断 1	P0.0~P0.7, P1.0~P1.7, P2.0~P2.4
INT2	I	外部中断 2	P2.0~P2.4
INT3	I	外部中断 3	P0.0~P0.7, P1.0~P1.7, P2.0~P2.4
ELVI	I	低压检测外部输入电压	P1.5
VREF	O	基准电压	P2.2
OSCI	I	外部晶振输入脚	P2.0
OSCO	O	外部晶振输出脚	P2.1
ECKI	I	外部时钟输入脚	P2.0
<b>定时器(T0,T1,T2, WT)</b>			
T0	I	T0 外部计数时钟输入	P0.5, P1.3
T0O	O	T0 方波输出	P0.5, P1.3
T1	I	T1 外部计数时钟输入	P0.0, P0.7
T1O	O	T1 PWM 输出	P0.0, P0.7
T2	I	T2 外部计数时钟输入	P0.3, P1.0
T2EX0~T2EX3	I	T2 捕获输入	P0.3~P0.5, P1.0, P1.5
T2PPG	O	T2 PWM 输出	P0.3, P0.6, P1.5, P2.2
T2nPPG	O	T2 PWM 方向输出	P0.2, P0.7
nIRQ	O	WT IRQ 输出	P0.7
BUZ	O	蜂鸣器正相输出	P0.5
nBUZ	O	蜂鸣器反相输出	P0.6
<b>高级定时器(T3)</b>			
T3CH1	I/O	高级定时器通道 1，可作为捕获输入 1 和 PWM1 输出。	P0.0, P2.3
T3CH1n	O	高级定时器互补通道 1，互补 PWM0 输出。	P1.2
T3CH2	I/O	高级定时器通道 2，可作为捕获输入 1 和 PWM1 输出。	P0.1, P2.4
T3CH2n	O	高级定时器互补通道 2，互补 PWM1 输出。	P1.1
T3CH3	I/O	高级定时器通道 3，可作为捕获输入 0 和 PWM0 输出。	P0.3, P1.2, P1.3, P1.5

I/O	管脚属性	管脚描述	引脚位置
T3CH3n	O	高级定时器互补通道 3, 互补 PWM0 输出。	P1.0,
T3CH4	I/O	高级定时器通道 4, 可作为捕获输入 0 和 PWM0 输出。	P0.4, P0.5, P1.1, P1.4
T3CH4n	O	高级定时器通道 4, 互补 PWM4 输出	P0.7, P1.6
T3ETR	I	高级定时器外部触发	P0.2, P1.3
T3TBKIN	I	高级定时器刹车(Break)输入	P1.4
<b>KBI</b>			
KI00~KI07	I	P0 口 8 位键盘中断	P0.0~P0.7
KI10~KI17	I	P1 口 8 位键盘中断	P1.0~P1.7
KI20~KI24	I	P2 口 5 位键盘中断	P2.0~P2.4
<b>通信接口(UART0/1, I2C, SPI)</b>			
TX0/[TX0]	O	UART0 数据输出脚	P0.1, P0.6,
RX0/[RX0]	I	UART0 数据输入脚	P0.0, P0.7,
TX1/[TX1]	O	UART1 数据输出脚	P2.0,P2.2
RX1/[RX]	I	UART1 数据输入脚	P0.2,P2.1
SDA0	I/O	I2C 时钟/数据脚	P1.4
SCL0	I/O		P1.3
SDA1	I/O		P2.4
SCL1	I/O		P2.3
NSS	I/O	SPI 片选信号	P1.5
MISO	I/O	SPI 主入从出	P0.1
MOSI	I/O	SPI 主出从入	P0.0
SCK	I/O	SPI 时钟	P1.0
<b>模拟比较器(ACMP0/1)</b>			
CPP0	I	比较器 0 正端输入脚	P1.7
CPP1	I	比较器 1 正端输入脚	P1.6
CPN0	I	比较器 0 负端输入脚	P0.5/P2.4
CPN1	I	比较器 1 负端输入脚	P0.7
CPO0	O	比较器 0 输出	P1.4/P2.1
CPO1	O	比较器 1 输出	P1.3/P2.1
<b>ADC 模数转换</b>			
AD1~AD10	I	AD 电压采通道	P0.0~P0.7; P1.0, P1.1
ADVRH	I/O	AD 正参考电压外接管脚功能或者 ADC 正电压输出管脚, 受 ADPREF 寄存器控制	P1.3
ADCETR	I	ADC 外部触发输入引脚	P0.4, P1.3
<b>运算放大器(OPA0,OPA1)</b>			
OPP0	I	放大器 0 正端输入	P1.5
OPP1	I	放大器 1 正端输入	P0.5
OPN0	I	放大器 0 负端输入	P1.4
OPN1	I	放大器 1 负端输入	P1.6
OPO0	O	放大器 0 输出端	P2.2
OPO1	O	放大器 1 输出端	P1.7

I/O	管脚属性	管脚描述	引脚位置
<b>DAC 数模转换</b>			
DACO	P	DAC 电压输出端	P2.2
DACETR	I	ADC 外部触发输入引脚	P0.1, P0.7, P2.3
<b>Power supply</b>			
VDD	P	电源电压	
VSS	P	地	

注：管脚属性这一列中，P 表示 电源管脚，I/O 表示通用输入/输出脚，I 表示输入脚，O 表示输出脚。

### 3 封装尺寸

#### TSSOP20

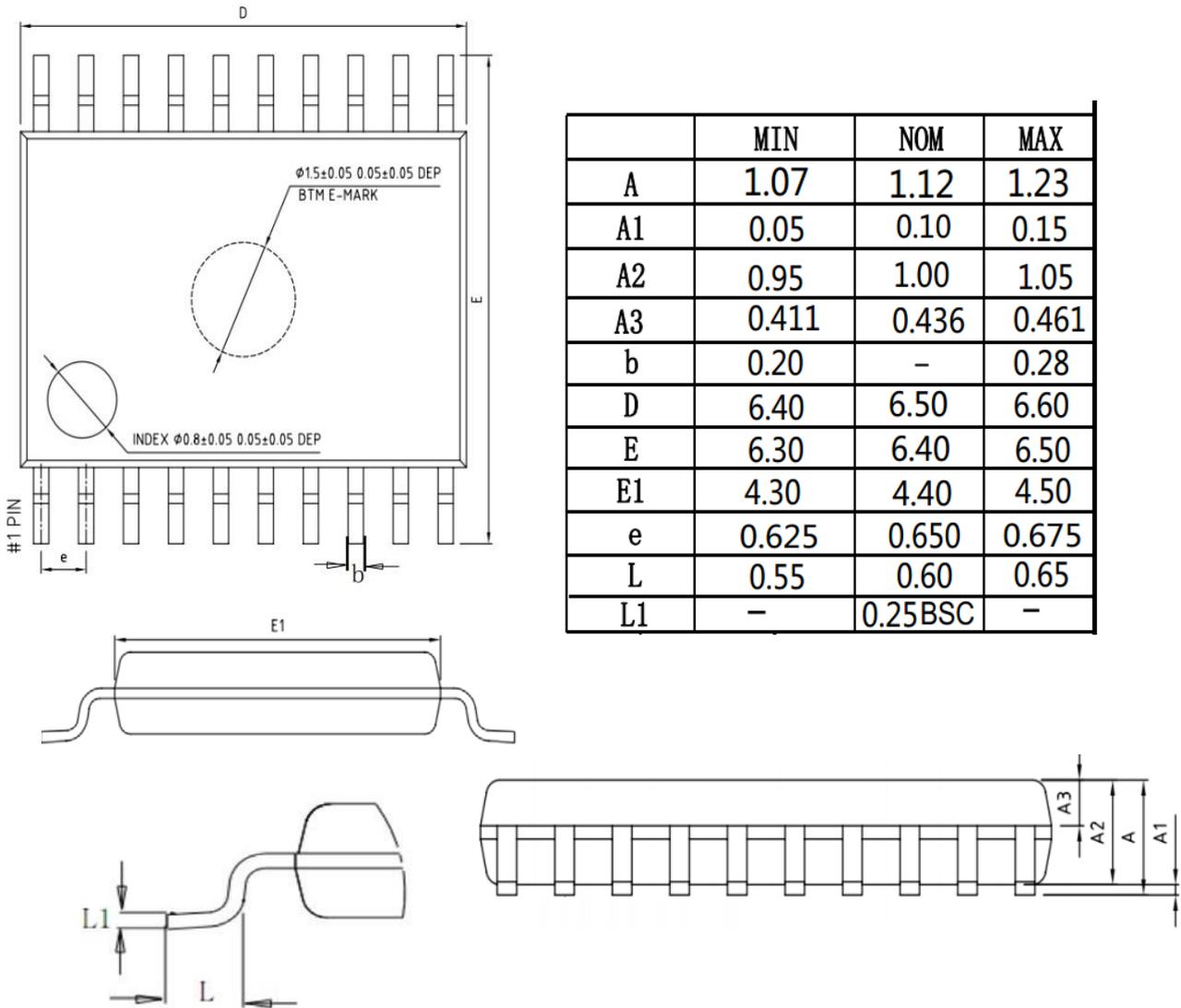


图 5 TSSOP20 外形尺寸

SSOP24

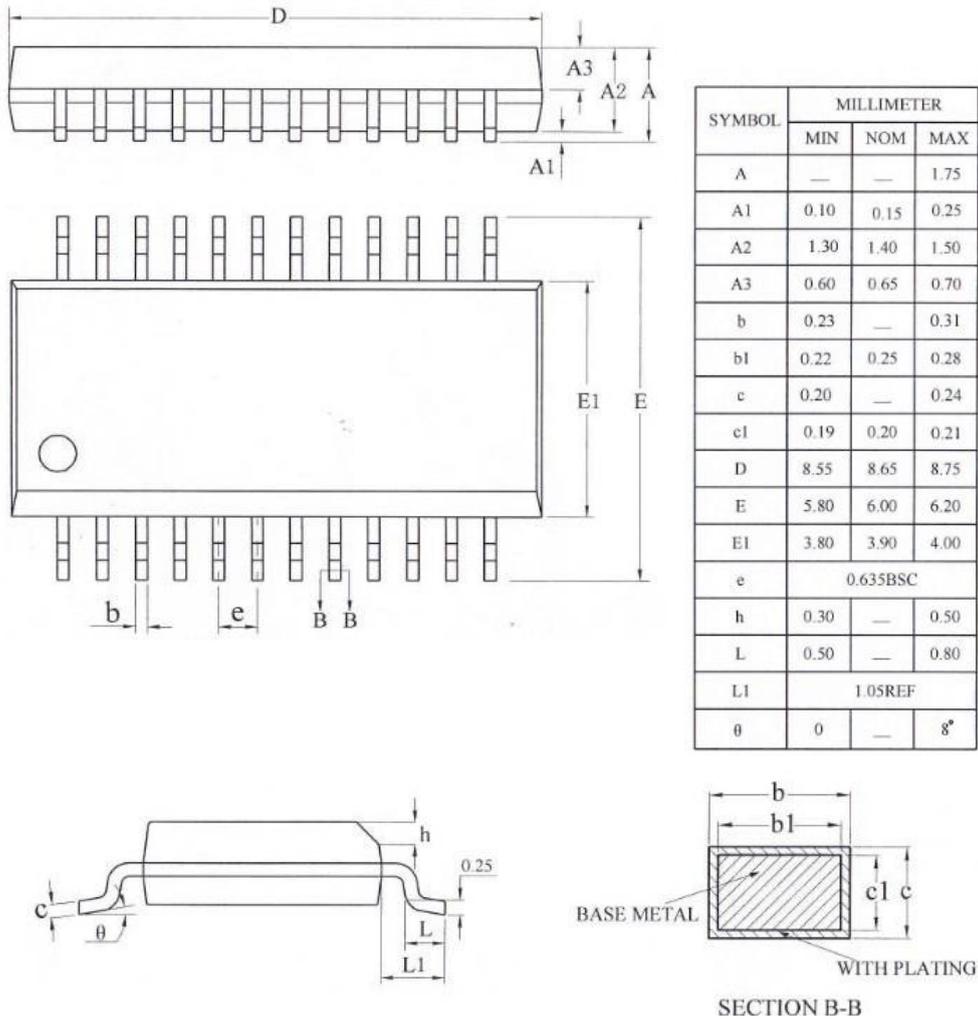


图 6 SSOP24 外形尺寸

QFN20

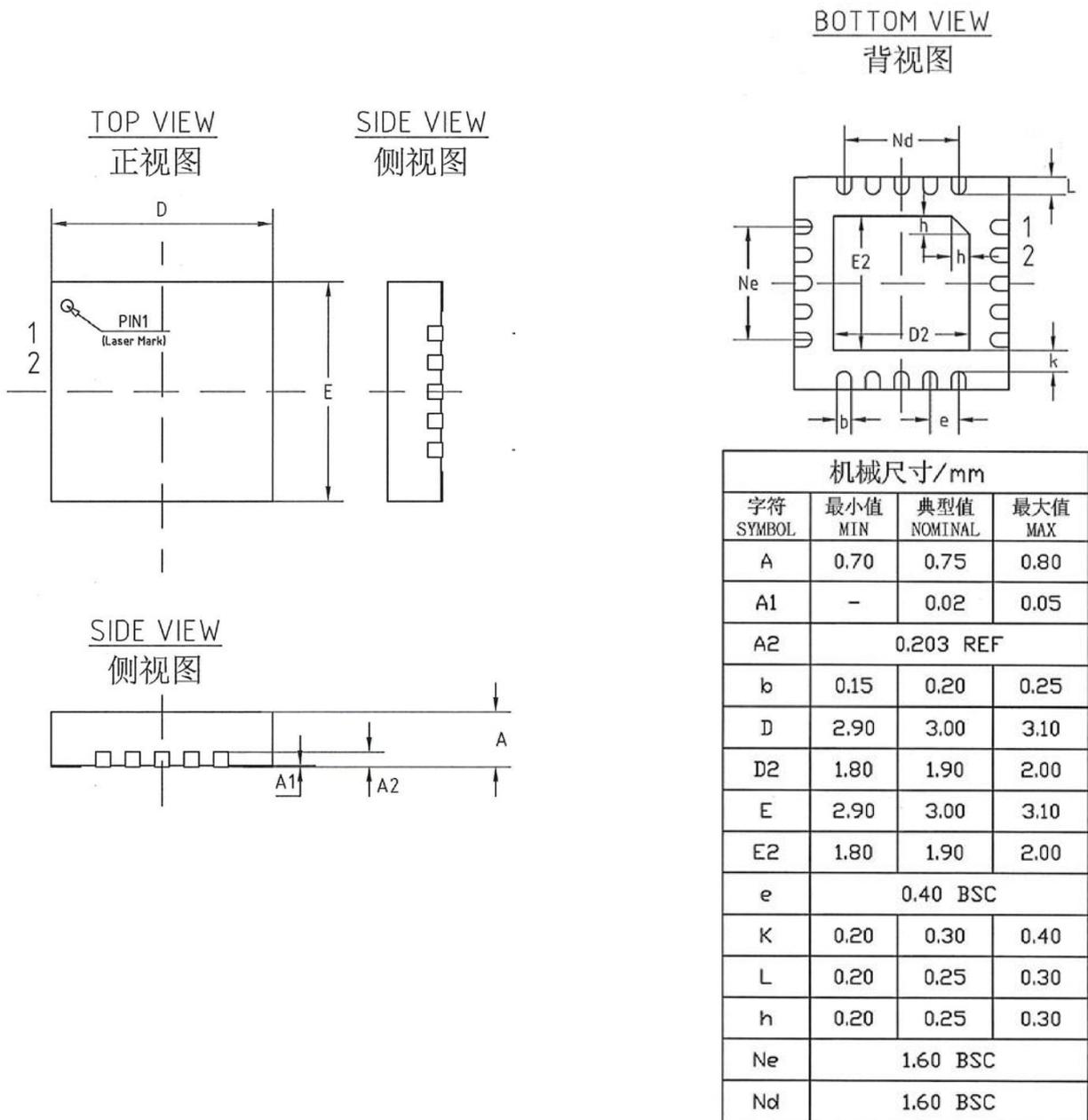


图 7 QFN20 外形图

## 4. 电气特性

### 4.1 绝对最大值

如果器件工作条件超过“绝对最大值”，就可能会对器件造成永久性损坏。这些值仅为运行条件极大值，我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其可靠性会受到影响。

表 3 电压特性

参数	符号	测试条件	最小值	典型值	最大值	单位
电源电压	$V_{DD}$	-	-0.3	-	5.5V	V
输入电压	$V_{IN}$	-	-0.3	-	$V_{DD}+0.3$	

注：所有电压都以  $V_{SS}$  为参考。

表 4 电流特性

参数	符号	测试条件	最小值	典型值	最大值	单位
流入 $V_{DD}$ 的总电流	$I_{VDD}$	-	-	-	80	mA
流出 $V_{SS}$ 的总电流	$I_{VSS}$	-	-	-	80	
管脚注入电流	$I_{INJ}$	$V_{IN} > V_{DD}$ 或 $V_{IN} < V_{SS}$	-4	-	4	
		$V_O > V_{DD}$ 或 $V_O < V_{SS}$	-4	-	4	
总注入电流	$\Sigma I_{INJ}$	-	-20	-	20	

表 5 热特性

参数	符号	测试条件	最小值	典型值	最大值	单位
环境温度	$T_A$	-	-40	-	85	°C
存储温度	$T_{STG}$	-	-55	-	125	
结温	$T_J$	-	-	-	150	
热阻	$\theta_{JA}$	-	-	78	-	°C/W
总功耗	$P_D$	-	-	-	500	mW

表 6 ESD 保护和 Latch-up 免疫特性

参数	符号	测试条件	最小值	典型值	最大值	单位
HBM	$V_{HBM}$	MIL-STD-883H	$\pm 6000$	-	-	V
MM	$V_{MM}$	JESD22-A115	$\pm 200$	-	-	
CDM	$V_{CDM}$	JESD22-C101E	$\pm 1000$	-	-	
Latch-up 触发电流	$I_{LAT}$	JEDEC standard NO.78D 2011.11	$\pm 100$	-	-	mA
$V_{DD}$ 过压	$V_{LAT}$		TBD	-	-	V

## 4.2 推荐工作条件

表 7 工作条件

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	$V_{DD}$	-	1.8	-	5.5	V
CPU 时钟频率	$F_{CPU}$ 注1	$V_{DD} > 1.8V$	0	-	4	MHz
		$V_{DD} > 3.0V$			16	
上电复位释放电压	$V_{POR}$	-	-	1.8	-	V
上电复位延迟时间	$t_{PWRT}$	-	1	20	-	ms
VDD 上升速率	$S_{VDD}$	确保能够产生内部上电复位信号	0.1	-	-	V/ms
RAM 保持电压	$V_{DR}$	$T_A = -40 \sim 85^\circ C$	1.8	-	-	V

注 1: 不同电压条件下, 需要设置 Flash 的读时延

## 4.3 直流电气特性

本芯片典型工作电压 3.3V / 5.0V, 除非特别指明, 否则典型值是在  $V_{DD}=3.0V$  注 1、 $T_A=25^\circ C$  条件的测试结果。直流电气特性还在不断完善中, TBD 部分将会逐步更新。

表 8 电流特性 (3.3V)

参数	符号	测试条件	最小值	典型值		最大值	单位
				C <sup>1</sup>	N <sup>1</sup>		
		MCLK=1MHz, RCH/16	-	1.0	1.5	-	mA
		MCLK=2MHz, RCH/8	-	1.2	1.8	-	
		MCLK=4MHz, RCH/4	-	1.6	2.4	-	
		MCLK=8MHz, RCH/8		2.5	3.6		
		MCLK=16MHz, RCH/1		6.4	7.4		
		MCLK 采用外部晶振 CRY, 工作时, 最小增益	-	+0.15	-		
待机电流	$I_{SLEEP}$	MCLK=0.5MHz, RCH/32	-	0.5	-	mA	
		MCLK=1MHz, RCH/4	-	0.53	-		
		MCLK=2MHz, RCH/2	-	0.6	-		
		MCLK=4MHz, RCH/1	-	0.7	-		
		MCLK=8MHz, RCH/1		0.9			
		MCLK=16MHz, RCH/1		0.13			
		MCLK 采用外部晶振 CRY, 工作时最小增益	-	+0.15	-	uA	
停机电流	$I_{STOP}$	所有模块关闭	-	1	-	uA	

注 1: C:表示 Cache 开启, N 表示 Cache 不开启;

注: 测量电流特性时遵循下列条件:

- \* 所有 IO 都设置成输出低电平, 无负载, 对 SRAM 进行循环访问。
- \* 除非特别指明, 所有外设都关闭。

表 9 电流特性 (5V)

参数	符号	测试条件	最小值	典型值	最大值	单位
----	----	------	-----	-----	-----	----

				C <sup>1</sup>	N <sup>1</sup>		
		MCLK=1MHz, RCH/16	-	1.5	2.0	-	mA
		MCLK=2MHz, RCH/8	-	1.7	2.5	-	
		MCLK=4MHz, RCH/4	-	2.3	3.3	-	
		MCLK=8MHz, RCH/8		3.8	5.0		
		MCLK=16MHz, RCH/1		7.8	9.0		
		MCLK 采用外部晶振 CRY, 工作时, 最小增益	-	+0.17		-	
待机电流	I <sub>SLEEP</sub>	MCLK=0.5MHz, RCH/32	-	0.75	-	mA	
		MCLK=1MHz, RCH/4	-	0.8	-		
		MCLK=2MHz, RCH/2	-	0.9	-		
		MCLK=4MHz, RCH/1	-	1.0	-		
		MCLK=8MHz, RCH/1		1.4			
		MCLK=16MHz, RCH/1		2.1			
		MCLK 采用外部晶振 CRY, 工作时最小增益	-	+0.17	-	uA	
停机电流	I <sub>STOP</sub>	所有模块关闭	-	1	-	uA	

注：测量电流特性时遵循下列条件：

- \* 所有 IO 都设置成输出低电平，无负载。
- \* 除非特别指明，所有外设都关闭。

表 10 I/O 特性

参数	符号	测试条件		最小值	典型值	最大值	单位	
高电平输入电压	V <sub>IH</sub>	所有 IO		0.7*V <sub>DD</sub>	-	V <sub>DD</sub>	V	
低电平输入电压	V <sub>IL</sub>	所有 IO				0.3 V <sub>DD</sub>		
输入迟滞	V <sub>HYS</sub>	所有 IO			TBD		mv	
输出管脚拉电流	I <sub>OH</sub>	V <sub>DD</sub> =3V, V <sub>OH</sub> =0.7*V <sub>DD</sub>	弱驱动 (DS=0)	T0 类型 <sup>注1</sup>	-	3	-	mA
				T4 类型	-	3	-	mA
				T8 类型	-	3	-	mA
			强驱动 (DS=1)	T0 类型	-	11	-	mA
				T4 类型	-	11	-	mA
				T8 类型	-	20	-	mA
		V <sub>DD</sub> =5V, V <sub>OH</sub> =0.7*V <sub>DD</sub>	弱驱动 (DS=0)	T0 类型	-	6.5	-	mA
				T4 类型	-	6.5	-	mA
				T8 类型	-	6.5	-	mA
			强驱动 (DS=1)	T0 类型	-	20	-	mA
				T4 类型	-	20	-	mA
				T8 类型	-	40	-	mA
输出管脚灌电流	I <sub>OL</sub>	V <sub>DD</sub> =3V, V <sub>OL</sub> =0.3*V <sub>DD</sub>	弱驱动 (DS=0)	T0 类型	-	4	-	mA
				T4 类型	-	4	-	mA
				T8 类型	-	4	-	mA
			强驱动 (DS=1)	T0 类型	-	16	-	mA
				T4 类型	-	16	-	mA

参数	符号	测试条件		最小值	典型值	最大值	单位	
		$V_{DD}=5V,$ $V_{OL}=0.3*V_{DD}$	弱驱动 (DS=0)	T8 类型	-	50	-	mA
				T0 类型		9		mA
				T4 类型		9		mA
			强驱动 (DS=1)	T0 类型	-	30	-	mA
				T4 类型	-	30	-	mA
				T8 类型	-	90	-	mA
			总电流	$I_{total}$	-	所有端口	-	TBD
端口内置上拉电阻	$R_{pu}$	$V_{IN}=0V$	T0 类型	-	20	-	k $\Omega$	
			T4 类型		30			
			T8 类型		30			
端口输入漏泄电流 (高温)	$I_{IL}$	$V_{SS} < V_{PIN} < V_{DD}, T_A=85^{\circ}C$		-	$\pm 20$	$\pm 100$	nA	
滤波宽度	$T_{PW}(IO)$	外部复位脚		8	10	23	us	

注 1: T0 类型为与 RST 复用的 IO(P3.0); T4, T8 IO 功能相同, 其中 T8 为强驱动 IO: P0.0、P0.1、P0.3、P1.0、P1.1、P1.2、P1.5

表 11 系统监控与复位特性

参数	符号	测试条件	最小值	典型值	最大值	单位
带隙基准电压	$V_{BG}$	1.8~5.5V, -40~85 $^{\circ}C$	1.24	1.25	1.26	V
低压复位电压(LVR)	$V_{LVR}$	LVRS=000	-	1.8	-	V
		LVRS=001	-	2.0	-	V
		LVRS=010	-	2.5	-	
		LVRS=011	-	2.6	-	
		LVRS=100	-	2.8	-	
		LVRS=101	-	3.0	-	
		LVRS=110	-	3.5	-	
		LVRS=111	-	4.0	-	
LVR 释放迟滞电压	$V_{HYS}(LVR)$	-	-	100	-	mV
LVR 模块工作电流	$I_{LVR}$	SLEEP 模式开启	-	20	-	uA
LVD 检测电压	$V_{LVD}$	LVLS= 000	-	2.1	-	V
		LVLS = 001	-	2.4	-	
		LVLS = 010	-	2.5	-	
		LVLS = 011	-	2.7	-	
		LVLS = 100	-	2.9	-	
		LVLS = 101	-	3.1	-	
		LVLS = 110	-	3.6	-	
		LVLS = 111	-	4.5	-	
LVD 释放迟滞电压	$V_{HYS}(LVD)$	-	100	-	200	mV

参数	符号	测试条件	最小值	典型值	最大值	单位
LVD 模块工作电流	$I_{LVD}$	SLEEP 模式开启	-	40	-	$\mu A$
低功耗低压检测 (LPLVD)	$V_{LVD}$	LPLVDSET=000	-	2	-	V
		LPLVDSET=001	-	2.2	-	
		LPLVDSET=010	-	2.5	-	
		LPLVDSET=011	-	2.8	-	
		LPLVDSET=100	-	3.0	-	
		LPLVDSET=101	-	3.5	-	
		LPLVDSET=110	-	4	-	
		LPLVDSET=111	-	4.5	-	
LPLVD 释放迟滞电压	$V_{HYS(LPLVD)}$	-	100		270	
LVD 模块工作电流	$I_{LPLVD}$	STOP 下开启 LPLVD	-	2	-	$\mu A$

表 12 模拟比较起特性

参数	符号	测试条件	最小值	典型值	最大值	单位	
典型值工作条件为 $V_{DD}=3.0V$ , 温度=25°C, $V_{cm}=V_{DD}/2$ 。							
输入失调电压* (CPP 上升沿)	$V_{os}$	-	-10	0	10	mV	
输入共模电压	$V_{cm}$	响应时间<160ns	0	-	$V_{DD}$	V	
共模抑制比	CMRR	室温 25°C	-	1	-	mV/V	
比较器迟滞电压	$V_{hyster}$		-	15	-	mV	
启动延迟时间	$T_{str}$		-	0.5	1	us	
响应时间	上升沿	$T_{rt}$	VDD 做分压电阻基准	-	100	200	ns
	下降沿			-	100	200	ns
工作电流	$I_{cmp}$	-	-	25	35	$\mu A$	
CVREF 稳定时间	$T_{scvr}$	-	-	1	-	us	

表 13 振荡与时钟特性

参数	符号	测试条件	最小值	典型值	最大值	单位
经过校准的 RCH 频率	$F_{RCH}$	1.8~5.5V, -10~50°C	15.8	16	16.2	MHz
		1.8~5.5V, -40~85°C	15.7	16	16.25	
RCH 工作电流	$I_{RCH}$	5.0V, 25°C	-	100	300	$\mu A$
RCL 频率	$F_{RCL}$	1.8~5.5V, -40~85°C	-	32	-	KHz
RCL 工作电流	$I_{RCL}$	-	-	0.4	-	$\mu A$

表 14 ADC 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
ADC 工作电压	$V_{avdd}$	1.8~5.5V, -10~50°C	2.0 <sup>注1</sup>			V
ADC 工作电流	$I_{ADC}$	5.0V, 25°C				$\mu A$
ADC 采样电压			5 <sup>注2</sup>		VREF	V
ADC 分辨率	$N_R$	-		12		位

参数	符号	测试条件	最小值	典型值	最大值	单位
ADC 采样率	$V_{ain}$	-	-	500	1000 <sup>注3</sup>	KSPS
ADC 使能时间	$T_{adcen}$	-	-	10	-	uS
DNL(Differential non-linearity error)	DNL	-	-	3	-	LSB
INL(Integral non-linearity error)	INL	-	-	+/-3	-	LSB
OE (Offset Error)	OE	-	-	+/-2	-	LSB

注 1: 当电压低于 2.7V 时, 建议采用 VDD 作为参考电压, 内部参考电压最低为 2.5V

注 2: 5mv 分辨精度样片要求 MCU 处理 Sleep 状态, 量产片正常工作模式即可。

注 3: 分辨率降低到 10 位

## 5 历史版本

版本	日期	修改人	修改说明
Rev 1.0	2019.01.14	M.D. & SHENYJ	草稿, 发布前规格说明
Rev1.1	2019.6.25	M.D	添加电气特性